

PAT-NO: JP401007638A  
DOCUMENT-IDENTIFIER: JP 01007638 A  
TITLE: SEMICONDUCTOR DEVICE  
PUBN-DATE: January 11, 1989

INVENTOR-INFORMATION:

NAME  
OKUAKI, YUTAKA

ASSIGNEE-INFORMATION:

NAME	COUNTRY
OKI ELECTRIC IND CO LTD	N/A

APPL-NO: JP62162564

APPL-DATE: June 30, 1987

INT-CL (IPC): H01L021/92, H01L021/60

ABSTRACT:

PURPOSE: To equalize the height and size of a bump electrode while reducing the dispersion of the ratio of alloy contents and to enable connection having high reliability by forming the bump electrode, in which a gold plating layer and a tin plating layer shaped through plating are eutectic-alloyed, onto an electrode pad through a current conductive layer and a metallic layer.

CONSTITUTION: An electrode pad 12 formed onto a semiconductor substrate 11, a current conductive layer 14 shaped onto the electrode pad 12, a metallic layer 15 formed onto the current conductive layer 14, and a bump electrode 16, in which a gold plating layer and a tin plating layer shaped onto the metallic layer 15 through plating are eutectic-alloyed, are formed. The

electrode pad

12 consisting of Al, etc., is shaped onto the semiconductor substrate  
11

composed of Si, etc., the current conductive layer 14 made up of Al,  
etc., is

formed onto the electrode pad 12 exposed to an opening section in an  
insulating

protective film 13, and the metallic layer 15 is shaped onto the  
layer 14. The

hemispherical or spherical bump electrode 16 formed by alloying Au  
and Sn is

shaped onto the metallic layer 15. The bump electrode 16 is composed  
of the

composition of 20% Sn and 80% Au at a weight ratio, and has the low  
melting

point of approximately 280&deg;C.

COPYRIGHT: (C)1989,JPO&Japio

## ⑫ 公開特許公報 (A) 昭64-7638

⑬ Int.Cl.  
H 01 L 21/92  
21/60

識別記号

府内整理番号  
C-6708-5F  
6918-5F

⑬ 公開 昭和64年(1989)1月11日

審査請求 未請求 発明の数 1 (全4頁)

④発明の名称 半導体装置

②特 願 昭62-162564  
②出 願 昭62(1987)6月30日

②発明者 奥 秋 裕 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

②出願人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号

②代理人 弁理士 柿本 恭成

## 明細書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

半導体基板上に形成された電極パッドと、前記電極パッド上に形成された電流導通層と、前記電流導通層上に形成された金属層と、前記金属層上にめっきにより形成された金めっき層及び錫めっき層が共晶合金化されて成るバンプ電極とを、備えたことを特徴とする半導体装置。

## 3. 発明の詳細な説明

## (産業上の利用分野)

本発明は、フィルムキャリア方式やフリップチップ式等に用いられる半導体装置、特にそのバンプ電極に関するものである。

## (従来の技術)

従来、このような分野の技術としては、例えば

特開昭52-13771号公報に記載されるものがあつた。以下、その構成を図を用いて説明する。

第2図は従来の半導体装置の一構成例を示す部分断面図である。

図において、半導体基板1の上部に形成された配線パターン2に接続されてニッケル(Ni)等から成る導電層3が蒸着により形成されている。この導電層3上には比較的融点の高い金属もしくは合金から成る第1金属層4が形成されており、さらにその上には第1金属層4の金属より比較的融点の低い金属もしくは合金から成る第2金属層5が形成されている。これらの第1金属層4及び第2金属層5によって、ほぼ半球状のバンプ電極6が形成されている。

バンプ電極6を形成するためには、導電層3が形成された半導体基板1を、例えば融点310℃のAg3-In1-Pb96の溶融半田槽に浸漬し、導電層3に第1金属層4を付着させる。次に、第1金属層4が形成された半導体基板1を、例えば融点183℃のSn63-Pb37の溶融半田槽に浸漬して、第

2金属層5を形成する。

上記のようにバンプ電極6が形成された半導体素子とインナーリードとの接続は、第3図に示すようになされる。第3図はバンプ電極6とインナーリードの接続状態を示す断面図である。

図において、例えばフィルムキャリア方式によるフィルムテープ上に形成されたインナーリード7は、インナーリードボンディングによりバンプ電極6の第2金属層5に接合される。このとき、接合温度は第1金属層4の融点より低く、かつ第2金属層5の融点より高い温度で接合を行なう。このようにすれば、第1金属層4は溶融されずに原形を保つので、インナーリード7が半導体素子の他の部分に接触して短絡を生じることはない。

以上の半導体素子は、容易にインナーリードボンディングができると共に、半導体素子のバンプ電極6以外の部分との短絡を防止できるという利点がある。

#### (発明が解決しようとする問題点)

しかしながら、上記構成の半導体装置において

は、次のような問題点があった。

(1) インナーリード7と信頼性の高い接続を行うためには、バンプ電極6の高さや大きさ、即ち第1金属層4及び第2金属層5のそれぞれの高さや大きさを均一に形成する必要がある。ところが、これらの高さや大きさを正確にコントロールすることは非常に難しく、大きなばらつきを生じ易い。

(2) 溶融金属槽に半導体素子を浸漬してバンプ電極6を形成する場合には、溶融金属槽から半導体素子を引き上げる際に、第1金属層4或は第2金属層5の頂部にひげ状もしくはつらら状に溶融金属が付着する。そのため、バンプ電極6の形状及び高さを均一に形成することが難しい。

本発明は、前記従来技術がもっていた問題点として、バンプ電極の高さや大きさを正確にコントロールすることが難しい点、及びバンプ電極の頂部にひげ状の突起部が形成される点について解決した半導体装置を提供するものである。

#### (問題点を解決するための手段)

本発明は、前記問題点を解決するために、バン

プ電極を有する半導体装置において、半導体基板上に形成された電極パッドと、前記電極パッド上に形成された電流導通層と、前記電流導通層上に形成された金属層と、前記金属層上にめっきにより形成された金めっき層及び錫めっき層が共晶合金化されて成るバンプ電極とを設けるようにしたものである。

#### (作用)

本発明によれば、以上のように半導体装置を構成したので、金めっき層及び錫めっき層が共晶合金化されて成るバンプ電極は、金めっき層及び錫めっき層の形成において、めっき時間を制御することによりその形成膜厚が正確にコントロールされる。これらの金めっき層及び錫めっき層が共晶合金化される際には、加熱溶融により半球状もしくは球状のバンプ電極となり、その高さや形状は均一なものとなる。また、共晶合金の成分比の正確なコントロールも容易になれる。さらに、金と錫が合金化されて成るバンプ電極は、銅素材上に錫めっき等が施された通常のインナーリードに

対し相溶性を有しているので、信頼性の高い接続を可能にする。したがって、前記問題点を除去することができる。

#### (実施例)

第1図は本発明の実施例を示す半導体装置の部分断面図である。

シリコン(Si)等から成る半導体基板11の上部には、アルミニウム(A1)等の電極パッド12が形成されている。電極パッド12は半導体基板11上に形成された図示しない配線パターンに接続されている。この配線パターン等が形成された半導体基板11の表面には、これらを保護するための絶縁保護膜13が形成されている。

絶縁保護膜13の開口部に露出した電極パッド12上には、A1等から成る電流導通層14が形成されており、さらにその上に金属層15が形成されている。金属層15は単層もしくは複数層の金属膜から成るものである。

金属層15上には、金(Au)と錫(Sn)が合金化されて成る半球状もしくは球状のバンプ電極16が形

成されている。このバンプ電極16は、例えば重量比でSn20%、Au80%の組成から成り、約280 °Cの低融点を有している。

上記構成の半導体装置の製造は次のように行われる。

先ず、半導体基板11上に電極パッド12を形成した後に、半導体基板11の全面にCVD(Chemical Vapor Deposition)法等により絶縁保護膜13を形成する。その後、電極パッド12上の絶縁保護膜13を開口する。

前記絶縁保護膜13上及び露出した電極パッド12上に電流導通層14を蒸着等により形成し、さらにこの電流導通層14上に金属層15を蒸着等により形成する。金属層15は、例えばチタン(Ti)及び白金(Pt)の2層から成るもので、Ti層は電流導通層14に対する密着機能を有し、Pt層は金属層15上に形成される金属に対し拡散バリア機能を有するものである。その後、この金属層15におけるバンプ電極16の形成予定箇所以外の部分をエッチング等により除去する。

トン等の溶剤で除去する。次いで、露出した電流導通層14を、例えば磷酸、硝酸、氷酢酸及び水の混合液でエッチングして除去する。

次に、窒素ガスまたはフラックス等を用いた非酸化条件下において、金めっき層及び錫めっき層を例えば280 ~ 300 °C程度に加熱溶融すれば、Au-Snの共晶合金化がなされる。同時に溶融金属は、その表面張力により球状化もしくは半球状化し、金属層15上にバンプ電極16が形成される。

本実施例においては、次のような利点を有する。  
(i) 金めっき層及び錫めっき層の膜厚の制御は、めっき時間をコントロールすることにより、容易かつ正確に行なうことができる。それ故、高さや大きさが均一なバンプ電極16を形成することができる。

(ii) Au-Sn共晶合金から成るバンプ電極16は、銅素材上に錫めっき等が施された通常のインナーリードに対し相溶性を有するので、信頼性の高いバンプ接続が得られる。

(iii) めっき時間のコントロールにより、バン

次に、前記金属層15が除去された電流導通層14上及び残された金属層15の外縁部に、図示しないレジスト膜を形成する。このレジスト膜は絶縁性樹脂等から成るもので、バンプ電極16が形成される金属層15以外の部分を絶縁するためのものである。

前記レジスト膜が形成された状態において、電流導通層14に通電し、電気めっき法により金属層15上に図示しない金めっき層を形成する。次いで、金めっき層上に同様のめっきにより錫めっき層を形成する。これらのめっきは、先ず錫めっきを施し、次に金めっきを施すという順序で行なうことでもできる。しかし、錫めっきを先に行なうと、錫めっき槽から半導体基板11を出して金めっき工程に移行する状態において、錫めっき層の表面にめっき液が残ったり、洗浄水が残ってしまう。このため、次の金めっきが付着しにくいという問題を生じるので、金めっきを先に実施する方がよい。このようにして金属層15上に金めっき層及び錫めっき層を形成した後に、前記レジスト膜をアセ

ブ電極16の合金成分比を正確に構成することができる。それ故、バンプ電極16の物理的特性のばらつきは極めて小さく、安定したバンプ接続が得られる。また、めっき時間を変えることにより、任意の合金成分比のバンプ電極16を容易に得ることができる。

なお、本発明は図示の実施例に限定されず種々の変形が可能であり、例えば次のような変形例が挙げられる。

(イ) 第1図の実施例においては、バンプ電極16の組成は重量比でSn20%、Au80%としたが、これに限定されず、必要に応じて最適な重量比を選択することができる。

(ロ) 半導体装置の形状、材質等は図示の実施例のものに限定されない。例えば金属層15の面積を変えることにより、バンプ電極16の形成面積や形状を変えることができる。また、金属層15はTi-Ptの2層構造に限定されず、例えばNiの1層構造、Cr-CuやNi-Cuの2層構造、或はCr-Ni-CuやCr-Cu-Auの3層構造等、種々の構成とする

ことが可能である。

(ハ) 半導体装置の製造方法は上記実施例に示した方法に限定されない。例えば金属層15を形成する前に、電流導通層14上にレジスト膜を形成し、その上に金属層15を形成した後、不要な金属層15をレジスト膜と共に除去することもできる。

(発明の効果)

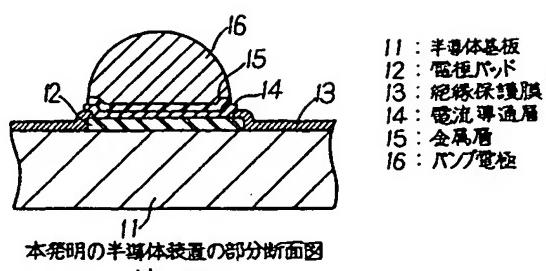
以上詳細に説明したように本発明によれば、金属層上に金めっき層及び錫めっき層を形成し、これらを共晶合金化してバンプ電極を形成したので、バンプ電極の高さや大きさを均一に形成できると共に、合金成分比のばらつきを小さくして安定した物理的特性を得ることができる。また、Au-Sn共晶合金から成るバンプ電極は、通常のインナーリードに対し相溶性を有し、確実なバンプ接続がなされる。したがって、バンプ電極とインナーリードの接続部の信頼性を著しく向上させることができる。

4. 図面の簡単な説明

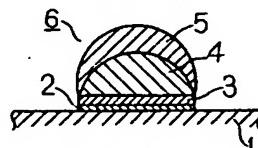
第1図は本発明の実施例を示す半導体装置の部分断面図、第2図は従来の半導体装置の部分断面図、第3図は従来のバンプ電極とインナーリードとの接続状態を示す断面図である。

11……半導体基板、12……電極パッド、13……絶縁保護膜、14……電流導通層、15……金属層、16……バンプ電極。

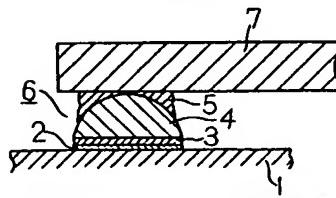
出願人代理人 柿 本 恭 成



本発明の半導体装置の部分断面図  
第1図



従来の半導体装置の部分断面図  
第2図



バンプ電極とインナーリードの接続状態図  
第3図